

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

Method of manufacturing gallium nitride semiconductor light-emitting device

Patent Number: ☐ US5272108
Publication date: 1993-12-21
Inventor(s): KOZAWA TAKAHIRO (JP)
Applicant(s): TOYODA GOSEI KK (JP); TOYODA CHUO KENKYUSHO KK (JP)
Requested Patent: ☐ JP4273175
Application Number: US19920841799 19920226
Priority Number(s): JP19910057884 19910227
IPC Classification: H01L21/20
EC Classification: H01L33/00D5, H01L33/00G3C, H01L33/00C4D3C
Equivalents: ☐ DE4205584, JP2786952B2

Abstract

A gallium nitride semiconductor light-emitting device comprising: a substrate of semiconductor or insulator; an N layer of n-type gallium nitride semiconductor ($\text{Al}_x\text{Ga}_{1-x}\text{N}$);

Data supplied from the esp@cenet database - I2

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平4-273175

(43) 公開日 平成4年(1992)9月29日

(51) IntCl.⁵
H 0 1 L 33/00識別記号 庁内整理番号
C 8931-1M

F I

技術表示箇所

審査請求 未請求 請求項の数2 (全 6 頁)

(21) 出願番号 特願平3-57884

(22) 出願日 平成3年(1991)2月27日

(71) 出願人 000003609

株式会社豊田中央研究所

愛知県愛知郡長久手町大字長秋字横道41番
地の1

(71) 出願人 000241463

豊田合成株式会社

愛知県西春日井郡春日町大字席合字長畑1
番地

(72) 発明者 小澤 隆弘

愛知県愛知郡長久手町大字長秋字横道41番
地の1 株式会社豊田中央研究所内

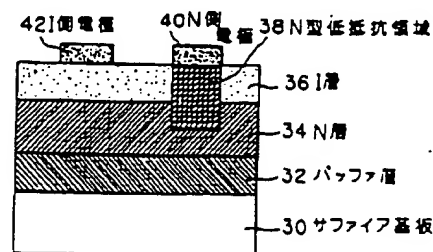
(74) 代理人 井理士 布施 行夫 (外2名)

(54) 【発明の名称】 窒化ガリウム系化合物半導体発光素子およびその製造方法

(57) 【要約】

【目的】 基板に何らかの加工を施すことなく、あるいはコンタクトホール作製などの複雑な工程を含まない、信頼性・量産性の優れた窒化ガリウム系化合物半導体発光素子とその製造方法を提供する。

【構成】 サファイア基板30上に、パッファ層32、N型の窒化ガリウム系化合物半導体からなるN層34および半絶縁性の窒化ガリウム系化合物半導体からなるI層36を順次形成する(第1の工程)。I層36の表面に第1の電極(N側電極)40を形成する(第2の工程)。熱処理を行うことにより、前記第1の電極40直下に、I層36を貫通しN層34に達する低抵抗領域38を形成する(第3の工程)。前記I層36の表面に、前記第1の電極40に隣接して第2の電極(I側電極)42を形成する(第4の工程)。



【特許請求の範囲】

【請求項1】 少なくとも1層のN型の窒化ガリウム系化合物半導体 ($Al_xGa_{1-x}N$: $0 \leq x \leq 1$) からなるN層と、少なくとも1層の半絶縁性の窒化ガリウム系化合物半導体 ($Al_xGa_{1-x}N$: $0 \leq x \leq 1$) からなるI層とを含み、基板に対してI層がN層より上位に位置する窒化ガリウム系化合物半導体発光素子において、前記I層上に形成された第1の電極と、この第1の電極に連続しI層を貫通して少なくとも前記N層に達し、第1の電極材料の拡散によって形成された低抵抗領域と、前記I層上に第1の電極と隣接して形成された第2の電極と、を有することを特徴とする窒化ガリウム系化合物半導体発光素子。

【請求項2】 半導体または絶縁体からなる基板上に、必要に応じて設けられるパッド層、N型の窒化ガリウム系化合物半導体からなるN層および半絶縁性の窒化ガリウム系化合物半導体からなるI層を順次形成する第1の工程と、前記I層の表面に第1の電極を形成する第2の工程と、熱処理を行うことにより、前記第1の電極直下に、I層を貫通し少なくともN層に達する低抵抗領域を形成する第3の工程と、前記I層の表面に、前記第1の電極に隣接して第2の電極を形成する第4の工程と、を含むことを特徴とする窒化ガリウム系化合物半導体発光素子の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、青色や短波長領域発光の窒化ガリウム系化合物半導体発光素子およびその製造方法に関する。

【0002】

【従来の技術】 窒化ガリウム系化合物半導体 ($Al_xGa_{1-x}N$: $0 \leq x \leq 1$ 、以下GaNと略す) は青色の発光ダイオードや短波長領域の発光素子の材料として注目されている。

【0003】 GaNは低抵抗p型結晶が得られていないため、これを用いた発光ダイオードは金属電極(M)-半絶縁性GaN層(I層)-N型GaN層(S層)の構造をもつ、いわゆるMIS型構造をとる。このような発光ダイオードの開発のためには、下層のN型GaN層に接続される電極を形成する技術を確立することが不可欠となる。すなわち、 $Al_xGa_{1-x}N$ 、Asなど、他のIII-V族化合物半導体を用いた発光素子においては導電性の基板を用いることにより、下層の電極を基板側に形成しているが、GaNの場合、基板となるサファイアが絶縁体であることから、下層のN型GaN層に接続される電極を基板側に形成することが不可能だからである。

【0004】 また、GaNは化学的に非常に安定な物質であることから、真空中による化学的なエッチングによりI型GaN層を部分的に除去してN型GaN層を露出させ、その露出面に電極を形成することも困難である。さ

らに、N型GaN層の側面に電極部を設け、金属ワイヤで接続する方法もとられるが、N型GaN層の厚さはせいぜい数 μm 〜数十 μm 程度であり、電極としての信頼性や量産性に乏しい。そこで、N型GaN層への電極形成技術として、これまで以下のような方法が報告されている。

【0005】 第1の方法は、基板にある層の加工を施すことによりGaN層の一部に低抵抗領域を形成する方法である。すなわち、図5に示すように、サファイア基板10の一部にあらかじめスクライバまたはダイサにより、狭い切り溝あるいは引っ掻き傷等の凹凸領域を12を形成した後(図5(a)参照)、GaNのエピタキシャル成長を行うと、凹凸領域12上に成長したGaNについてはZnを大量にドーピングしてもI層層にはならずN型低抵抗領域18が形成される(図5(b)参照)。この低抵抗領域18上にN型電極20を形成すれば、N型低抵抗領域18を介してN型GaN層14へのコンタクトを取ることができる(図5(c)参照)。さらに、I型GaN層16上にN型電極20と隣接してI型電極22を形成する。

【0006】 同様に、サファイア基板の一部にあらかじめ SiO_2 、 Al_2O_3 、 Si_3N_4 などの誘電体膜を堆積させた後、GaNのエピタキシャル成長を行う場合にも、上記凹凸領域12を形成した場合と同様に、これらの膜上にはN型低抵抗のGaNが形成され、そこにN型電極を形成することによりN型GaN層へのコンタクトを取ることができる。

【0007】 第2の方法は、I型GaN層をドライエッチングなどで除去する方法である。すなわち、図6に示すように、I型GaN層16上に SiO_2 膜24を堆積した後開口部を設け(図6(a)参照)、 CCl_4 、 CCl_2F_2 等のガスを用いたドライエッチングにより開口部直下のI型GaN層16を除去してN型GaN層14を露出させ、凹部(コンタクトホール)26を形成し(図6(b)参照)、この凹部26にN型電極20を形成することにより、N型GaN層14へのコンタクトを取ることができる。

【0008】 同様に、I型GaN層上に SiO_2 膜を堆積した後開口部を設け、水素雰囲気中、塩化水素とアルゴンの混合比が3:1の混合ガス雰囲気にて熱処理を行うことにより、露出面のI型GaN層を分解除去してN型GaN層を露出させ、そこにN型電極を形成することもできる。また、ダイヤモンド製の針でスクライプすることにより、I型GaN層を機械的に除去してN型GaN層にまで達する凹部を形成し、そこにN型電極を形成する方法もある。

【0009】

【発明が解決しようとする課題】 ところが、上記第1の方法は、基板10表面に凹凸領域12の形成等の加工を施した部分に成長させたGaNが多結晶となることを利

用してN型低抵抗領域18を形成しているため、そのキャリア濃度などを正確に、かつ再現性よく制御することは困難であると共に、低抵抗領域18はI型Ga_{0.9}N層16の表面からサファイア基板10に達する深さにまで形成されており、その深さを任意に設定することは不可能である。また、この第1の方法は、従来用いられてきたGa-HCl-NH₃系のハイドライド気相成長(HVPE)法によるGa_{0.9}N結晶作製において考案された方法であって、現在我々が用いている有機金属気相成長(以下MOVPEと略す)法による結晶作成に際してはこれらの方法をそのまま使用することはできない。特にMOVPE法ではSiO₂やAl₂O₃などの誘電体層上に均一に多結晶Ga_{0.9}N層を成長させることはできず、低抵抗領域を形成できない。

[0010] また、第2の方法は、マスクとして用いるSiO₂層の作製やそのパターン形成、ドライエッチングあるいは熱処理、その後の電極形成など多段階で複雑な工程が必要となる。また、I型Ga_{0.9}N層をスクライプする方法は、Ga_{0.9}N層にストレスを導入することになりクラックを誘発したり、電気的特性を劣化させたりするなど、実際の素子作製において歩留まりを大きく減じる原因となる。

[0011] (発明の目的) そこで、本発明は基板に何らかの加工を施すことなく、あるいはコンタクトホール作製などの複雑な工程を含まない、信頼性・量産性の優れたGa_{0.9}N発光素子とその製造方法を提供することを目的とする。

[0012]

【課題を解決するための手段および作用】 ①第1の発明

(発明の構成) 前記目的を達成するため、請求項1に記載の第1の発明は、少なくとも1層のN型の窒化ガリウム系化合物半導体(A_{1-x}Ga_xN: 0 ≤ x ≤ 1)からなるN層と、少なくとも1層の半導体性の窒化ガリウム系化合物半導体(A_{1-x}Ga_xN: 0 ≤ x ≤ 1)からなるI層とを含み、基板に対してI層がN層より上位に位置する窒化ガリウム系化合物半導体発光素子において、前記I層上に形成された第1の電極と、この第1の電極に連続しI層を貫通して少なくとも前記N層に達し、第1の電極材料の拡散によって形成された低抵抗領域と、前記I層上に第1の電極と離隔して形成された第2の電極と、を有することを特徴とする。

[0013] すなわち、上記構成の半導体発光素子は、第1の電極たるN側電極直下において、I型Ga_{0.9}N層(I層)を貫通しN型Ga_{0.9}N層(N層)まで達するN型低抵抗領域が形成され、N型Ga_{0.9}N層へのコンタクトをこのN型低抵抗領域を介して行っている。そして、このN型低抵抗領域は、特定の熱処理によってN側電極材料をGa_{0.9}N層中へ拡散させることによって形成している。N型低抵抗領域の深さはI層の厚さより深ければ良く、サファイア基板にまで到達していても良い。

[0014] また、N側電極は、例えばニッケル(Ni)単体でも構成することができるが、チタン(Ti)またはクロム(Cr)による第1の層膜と、NiまたはNiを含む合金による第2の層膜とを積層した2層構造の電極を好ましく用いることができる。Ni層単独の場合には、該Ni層のGa_{0.9}N層に対する密着性が悪いが、TiあるいはCrの層膜を介して電極を形成することにより、Ni層-Ga_{0.9}N層の密着性を向上させることができ、また熱処理後のオーミック特性も良好となる。

(発明の作用および効果) 上述のように本発明の窒化ガリウム系化合物半導体発光素子は、N型電極直下に形成されたN型低抵抗領域を介してN層からの電極取出しを行っており、発光素子の電気的な低抵抗成分を小さくできると共にN側電極-N層間で良好なオーミック特性を得ることが可能である。また、低抵抗領域の深さはI層の厚さよりも深ければ良く、この範囲で任意に設定可能である。

②第2の発明

(発明の構成) 次に、請求項2に記載の本発明の窒化ガリウム系化合物半導体発光素子の製造方法は、半導体または絶縁体からなる基板の上に、必要に応じて設けられるパッパ層、N型の窒化ガリウム系化合物半導体からなるN層および半導体性の窒化ガリウム系化合物半導体からなるI層を順次形成する第1の工程と、前記I層の表面に第1の電極を形成する第2の工程と、熱処理を行うことにより、前記第1の電極直下に、I層を貫通し少なくともN層に達する低抵抗領域を形成する第3の工程と、前記I層の表面に、前記第1の電極に離隔して第2の電極を形成する第4の工程と、を含むことを特徴とする。

[0015] すなわち、第1の工程において、例えばサファイア基板上に気相成長法などでAlNパッパ層、N層、I層を順次形成する。

[0016] 次に、第2の工程において、マスク露光ないしフォトリソエッチング等の半導体工学で良く知られた工程により、I層上にN側電極を形成する。

[0017] 次に、第3の工程において、保護膜となるSiO₂層を蒸着などによって堆積した後、熱処理を加えてN側電極とGa_{0.9}N層との反応を促し、N側電極材料をGa_{0.9}N層に拡散させることによってN型低抵抗領域を作製する。このとき、熱処理温度は、好ましくは700~1000℃、さらに好ましくは800~900℃である。熱処理温度が1000℃を越えるとI層全体が熱による変質を起こし好ましくなく、一方700℃未満では良好なN型低抵抗領域が形成できなかった。また、熱処理は、窒素ガス流下、水素ガス流下などで行う。熱処理時間は、15秒~1分程度が好ましい。また、熱処理装置としては、Ga_{0.9}N層の熱ダメージや不純物ドーパントの拡散を抑制するため、急加熱、急冷の可能な炭素線ランプ加熱方式が好ましい。

【0018】次に、第4の工程において、SiO₂層を除去し、さらに蒸着などによってI側電極を作製する。このように形成されたウエハをダイサ等で所定の大きさに切断すれば、第1の発明の発光素子が製造される。

(発明の作用および効果) 上記窒化ガリウム系化合物半導体発光素子の製造方法は、N型低抵抗領域をN側電極とGa_{0.4}N層との反応により作製するものであるため、以下に例示する種々の作用効果を得る。

【0019】1. N型低抵抗領域はN側電極直下に形成されるため、N側電極部とN型低抵抗領域との位置は必然的に同じとなり、従来必要であった低抵抗領域あるいはコンタクトホール位置とN側電極との位置合わせが必要となる。

【0020】2. 本発明のN型低抵抗領域は、サファイア基板に加工を施した後Ga_{0.4}N層成長時にN型低抵抗領域が同時に形成される場合(前記従来技術の第1の方法)とは異なり、N側電極形成後の熱処理工程により形成される。従ってGa_{0.4}N層の成長条件などとは独立に、熱処理の時間や温度を調節することによって低抵抗領域のキャリア濃度などを正確に、かつ再現性よく制御することができ、発光素子の電気的な低抵抗成分の低減が容易になると共に、素子間での特性のばらつきも少ない。

【0021】また、従来技術の第1の方法ではN型低抵抗領域はI型Ga_{0.4}N層下面からサファイア基板にまで達していたが、本発明の窒化ガリウム系化合物半導体発光素子の製造方法によれば、熱処理工程の条件により、低抵抗領域の深さを制御でき、任意の深さに形成することができる。従って、I層を貫通する所望の深さで低抵抗領域を作製でき、素子構造の最適化が図れる。

【0022】3. コンタクトホールを作製する場合(前記従来技術の第2の方法)には、エッチングマスクとして用いるSiO₂層の作製およびドライエッチング工程に多工程と時間を要するが、本発明の窒化ガリウム系化合物半導体発光素子の製造方法によれば、工程が簡素化され、しかも比較的短時間の処理で済み、経済的な素子作製を容易に行うことができる。

【0023】

(実施例) 以下、本発明を具体的な実施例に基づいて説明する。なお本発明は下記実施例に限定されるものではない。

【0024】図1は、本発明の窒化ガリウム系化合物半導体発光素子を適用した発光ダイオードの構成を示す断面説明図である。

【0025】図1において、発光ダイオードはサファイア基板30を有しており、そのサファイア基板30上に膜厚約500オングストロームのAl_{0.1}Nのパッファ層32が形成されている。そのパッファ層32の上面には、膜厚約2.5μmのN型Ga_{0.4}Nから成るN層34が形成されている。さらにN層34の上面には、膜厚約0.2μmの半導性Ga_{0.4}NからなるI層36が形成されてい

る。そして、I層36の上面には、このI層36に接続する金属製I側電極42と、N層34に接続する金属製N側電極40とが離隔した状態で形成されている。そして、N側電極40の直下には、I層36を貫通し、N層34に達するN型低抵抗領域38が形成されている。

【0026】次に、この構造の発光ダイオードの製造方法について、図2を参照しながら説明する。

【0027】上記発光ダイオードは、MOVPEによる気相成長により製造される。

【0028】まず、有機洗浄および無処理により洗浄したa面を主面とする単結晶のサファイア基板30をMOVPE装置の反応室に設置されたサセプタに装着する。次に、水素ガスを反応室に流しながら温度1200℃でサファイア基板30を10分間気相エッチングした。

【0029】次に、Al_{0.1}Nのパッファ層32を約500オングストロームの厚さに形成した。続いて、膜厚約2.5μmのN型Ga_{0.4}NからなるN層34、膜厚約0.2μmの半導性のGa_{0.4}Nから成るI層36を順次形成した。このようにして、図2(a)に示すような多層構造のLEDウエハが得られた(第1の工程)。

【0030】次に、図2(b)に示すように、I層36の上面全体に、蒸着によりT₁I電極層40aおよびN₁電極層40bを、厚さがそれぞれ約100オングストローム、約3000オングストロームとなるように順次形成する。そして、そのN₁電極層40bの上面にフォトリソレジストを塗布して、フォトリソグラフにより、そのフォトリソレジスト44がN層34に接続される電極部の形成位置に残るように、所定形状にパターン形成した。次に、図2(c)に示すように、そのフォトリソレジスト44をマスクとして下層のT₁I電極層40a、N₁電極層40bの露出部をエッチングし、さらにフォトリソレジスト44を除去してN側電極40を作製した(第2の工程)。

【0031】次に、図2(d)に示すように、I層36およびN側電極40の上面全体に蒸着によりSiO₂層46を約1000オングストロームの厚さに形成した。そして、窒素ガス中で赤外線ランプなどで試料を加熱し、系が900℃に達したところで20秒間以上その温度を保持した後、試料を冷却した。このようにして、図2(e)に示すように、Ga_{0.4}N層内にN型低抵抗領域38を形成した(第3の工程)。

【0032】次に、SiO₂層46の上面にフォトリソレジストを塗布して、フォトリソグラフにより、そのフォトリソレジストがI層36に接続される電極部以外が残るように所定形状にパターン形成する。続いて、試料の上面全体にAl層を蒸着により形成し、さらに試料をSiO₂溶液に浸して前記SiO₂層46を除去することで、そのSiO₂層46の直上に形成されたフォトリソレジストおよびAl層を除去し、図2(f)に示すように、I層36に接続されたI側電極42を形成した(第4の工程)。

【0033】このようにして、図1に示す構造のMIS (Metal-Insulator-Semiconductor) 型の窒化ガリウム系化合物半導体発光素子を製造することができる。

【0034】上記の製造工程において、N型低抵抗領域38は、第3の工程において、熱処理によりN側電極40とGa₂N層との反応を促すことにより形成されている。このことを確認するために、以下の分析試験を行った。

【0035】図3および図4は、試料のN側電極40部分での、熱処理前後の深さ方向における組成変化をオージェ電子分光(AES)分析により観察した結果を示す。なお、図3および図4に示す分析結果においては、理解を容易にするため、Ti、O、Ti+Nの曲線を省略し、NiおよびGaの曲線のみを示した。

【0036】図3および図4を比較すると、熱処理後におけるNiのGa₂N層中への侵入、GaのNi層中への侵入が確認され、N側電極40の電極材料とGa₂Nとの相互拡散によりN型低抵抗領域が形成されていることがわかる。

【0037】また、上記の方法で製造された図1に示す発光ダイオードは、電流-電圧特性において、立ち上がり電圧が6Vであり、従来の構造に比して約3/4となり、駆動電圧の低減に貢献したことが確認された。

【0038】なお、本実施例ではN側電極40としてTiおよびNiの2層構造の電極を用いたが、CrおよびNiの2層構造の電極、あるいはNi1層のみの電極を

用いても良い。

【図面の簡単な説明】

【図1】本発明の窒化ガリウム系化合物半導体発光素子を用いた発光ダイオードの一例を示す断面説明図である。

【図2】(a)~(f)は、図1に示す発光ダイオードの製造プロセスを示す断面説明図である。

【図3】低抵抗領域が形成されたことを確認するための、熱処理前のオージェ電子分光分析結果を示す図である。

【図4】低抵抗領域が形成されたことを確認するための、熱処理後のオージェ電子分光分析結果を示す図である。

【図5】(a)~(c)は、従来の窒化ガリウム系化合物半導体素子の製造例を示す断面説明図である。

【図6】(a)~(c)は、他の従来の窒化ガリウム系化合物半導体素子の製造例を示す断面説明図である。

【符号の説明】

30 サファイア基板

32 パッファ層

34 N層

36 I層

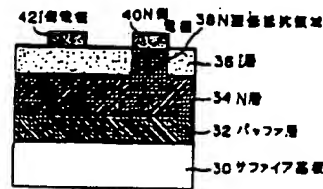
38 N型低抵抗領域

40 N側電極

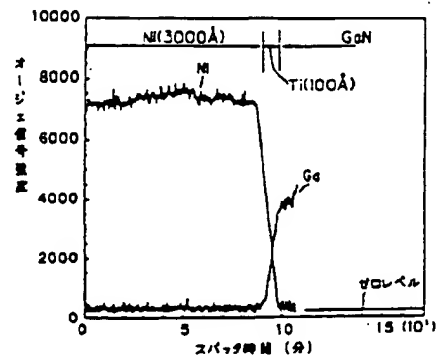
42 I側電極

TC006101

【図1】



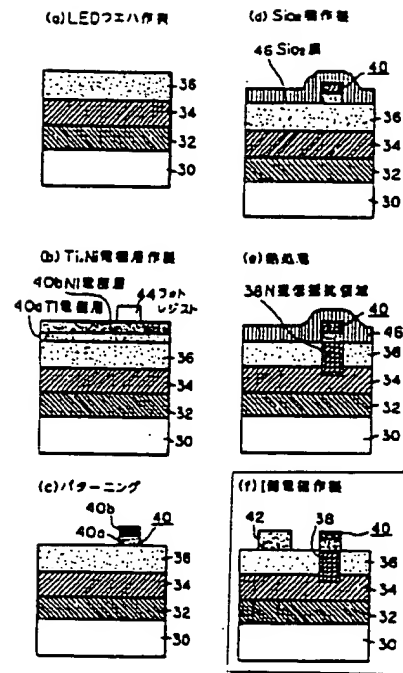
【図3】



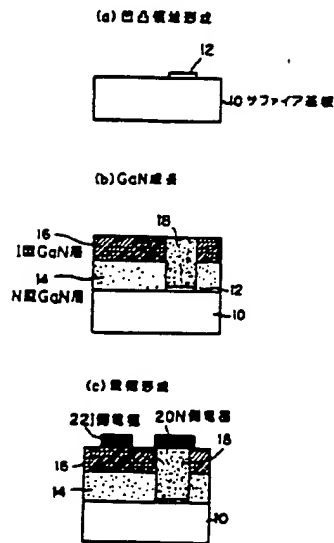
(6)

特開平4-273175

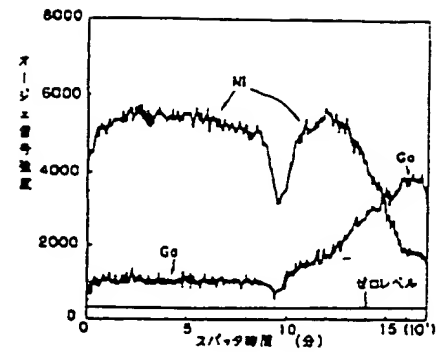
【図2】



【図5】



【図4】



【図6】

